

Circuito integrado 74165 DIP-16 (Logic Gates QUAD 2-INPUT AND GATE)

Codigo: 111213



Descripción

El SN74LS165AN es un registro de desplazamiento de salida en serie de 8 bits en paralelo que desplaza los datos en la dirección de QA hacia QH cuando se registra, el acceso en paralelo a cada etapa está disponible mediante ocho entradas de datos individuales y directas que están habilitadas por un nivel bajo en la entrada de cambio / carga (SH / LD \). Estos registros también cuentan con entradas de reloj sincronizado (CLK) y salidas complementarias del octavo bit. Todas las entradas están sujetas a diodos para minimizar los efectos de la línea de transmisión, simplificando así el diseño del sistema. La sincronización se realiza a través de una compuerta NOR positiva de dos entradas, lo que permite que una entrada se use como una función de inhibición de reloj. Mantener alta una de las entradas de reloj inhibe el reloj y mantener presionada cualquiera de las entradas de reloj con SH / LD \ high habilita la otra entrada de reloj. La inhibición del reloj (CLK INH) debe cambiarse al nivel alto solo mientras CLK esté alto. La carga paralela se inhibe siempre que SH / LD \ sea alta. Los datos en las entradas paralelas se cargan directamente en el registro.

• Salidas complementarias

- Entradas de carga (datos) de anulación directa
- Entradas de reloj cerradas
- Conversión de datos paralelo a serie
- Aplicaciones: Comunicaciones y Red

Especificaciones

- Familia: LS
- Tipo de salida: Diferencial
- Tipo de lógica: Registro de desplazamiento
- Función registro de desplazamiento: Paralelo a serie
- Número de elementos: 1
- Número de bits por elemento: 8
- Tensión de alimentación mínima: 4.75 V
- Tensión de alimentación máxima: 5.25 V
- Frecuencia típica: 35 MHz
- Potencia de disipación: 105 mW
- Temperatura de funcionamiento mínima: 0 ° C
- Temperatura de funcionamiento máxima: 70 ° C
- Encapsulado: DIP
- 16 Pines

Sustituto

NTE74165, NTE74LS165, NTE74HC165